

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2001年 4月27日

出願番号
Application Number: 特願2001-170263

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

the country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

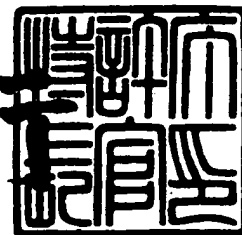
J P 2 0 0 1 - 1 7 0 2 6 3


願 人
Applicant(s): 本田技研工業株式会社

2011年 2月24日

特許庁長官
Commissioner,
Japan Patent Office

岩井良行





【書類名】 特許願

【整理番号】 H101034701

【提出日】 平成13年 4月27日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/335

【請求項の数】 5

【発明者】

【住所又は居所】 埼玉県狭山市新狭山1丁目10番地1 ホンダエンジニアリング株式会社内

【氏名】 篠塚 典之

【発明者】

【住所又は居所】 埼玉県狭山市新狭山1丁目10番地1 ホンダエンジニアリング株式会社内

【氏名】 中島 篤志

【発明者】

【住所又は居所】 埼玉県狭山市新狭山1丁目10番地1 ホンダエンジニアリング株式会社内

【氏名】 渡邊 広也

【特許出願人】

【識別番号】 000005326

【住所又は居所】 東京都港区南青山二丁目1番1号

【氏名又は名称】 本田技研工業株式会社

【代表者】 吉野 浩行

【代理人】**【識別番号】** 100077746**【住所又は居所】** 神奈川県横浜市中区弁天通り 2 丁目 2 5 番地 関内キャ
ピタルビル 6 F**【弁理士】****【氏名又は名称】** 鳥井 清**【電話番号】** 045-201-7858**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9806413

【書類名】 明細書

【発明の名称】 イメージセンサの出力補正装置

【特許請求の範囲】

【請求項 1】 撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにおいて、光電変換素子への入射光をシャ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ信号を用いて、各画素の出力のバラツキを補正する手段を設けたことを特徴とするイメージセンサの出力補正装置。

【請求項 2】 トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ信号を撮影時における明時のセンサ出力に対応させて、各画素における明時の出力レベルが揃うようにゲイン補正を行わせるようにしたことを特徴とする請求項 1 の記載によるイメージセンサの出力補正装置。

【請求項 3】 撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにおいて、光電変換素子への入射光をシャ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値に設定したときの第 1 のセンサ信号と、そのトランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときの第 2 のセンサ信号とを用いて、各画素の出力のバラツキを補正する手段を設けたことを特徴とするイメージセンサの出力補正装置。

【請求項 4】 第 1 のセンサ信号を撮影時における暗時のセンサ信号に対応させて各画素における暗時の出力レベルが揃うようにオフセット補正を行わせるとともに、第 2 のセンサ信号を撮影時における明時のセンサ信号に対応させて各画素における明時の出力レベルが揃うようにゲイン補正を行わせるようにした

ことを特徴とする請求項3の記載によるイメージセンサの出力補正装置。

【請求項5】 トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換える範囲が、零から定常値よりもそのトランジスタのスレッシュホールド電圧分低い値までであることを特徴とする請求項1または請求項3の記載によるイメージセンサの出力補正装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、MOS型イメージセンサにおける各画素の出力のバラツキを補正するイメージセンサの出力補正装置に関する。

【0002】

【従来の技術】

従来、MOS型のイメージセンサにあっては、その1画素分の光センサ回路が、図1に示すように、入射光 L_s の光量に応じたセンサ電流を生ずる光電変換素子としてのフォトダイオードPDと、そのフォトダイオードPDに流れるセンサ電流をサブスレッシュホールド領域の特性を利用した弱反転状態で対数特性をもって電圧信号 V_{pd} に変換するトランジスタQ1と、その変換された電圧信号 V_{pd} を増幅するトランジスタQ2と、読出し信号 V_s のパルスタイミングでもってセンサ信号 V_o を出力するトランジスタQ3とによって構成され、ダイナミックレンジを拡大して光信号の検出を高感度で行わせることができるようになっている。そして、トランジスタQ1のドレイン電圧VDを所定時間だけ定常値よりも低く設定することにより、フォトダイオードPDの寄生容量に蓄積された残留電荷を放電させて初期化することにより、センサ電流に急激な変化が生じても即座にそのときの入射光 L_s の光量に応じた電圧信号 V_{pd} が得られるようにして、入射光量が少ない場合でも残像が生ずることがないようにしている（特開2000-329616号公報参照）。

【0003】

このような光センサ回路にあっては、図3に示すように、入射光量に応じてフォトダイオードPDに流れるセンサ電流が多いときには対数出力特性を示すが、

センサ電流が少ないときにはフォトダイオードPDの寄生容量Cの充電に応答遅れを生じてほぼ線形の非対数出力特性を示すようになっている。図中、WAは非対数応答領域を示し、WBは対数応答領域を示している。

【0004】

しかして、このような光センサ回路を画素単位に用いたイメージセンサでは、図4に示すように、各画素の構造上からくる出力特性のバラツキを生じてしまい、その出力特性が揃うように各画素の出力補正を行う必要があるものになっている。図中、 I_o は暗時のセンサ電流を示している。

【0005】

そのため、従来では、以下の方法によって各画素の出力特性のバラツキを補正するようにしている。

【0006】

まず、入射光をシャ断した暗時の状態で、各画素の暗時 (I_o) の出力が一致するようにオフセット補正を行わせる。次いで、光を入射させた明時の状態で、各画素の出力特性の傾きが揃うようにゲイン補正を行わせる。あるいはまた、これとは逆の手順で各画素の出力特性のバラツキを補正するようにしている。

【0007】

【発明が解決しようとする課題】

解決しようとする問題点は、イメージセンサにおける各画素の出力特性のバラツキを補正するに際して、イメージセンサに対して光をシャ断したり入射したりしながら各画素の暗時および明時の各出力レベルが揃うようにオフセット補正およびゲイン補正を行わせるのでは、光源による照度ムラによって各画素に均一な光を頻繁に切り換えながら入射させることが困難で、各画素の出力特性のバラツキを精度良く補正できないことである。

【0008】

また、多数のイメージセンサの出力補正を同時に行わせるようにするには、光源を多数用意する必要があり、設備の増大を招く要因になっていることである。

【0009】

【課題を解決するための手段】

本発明は、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、実際に光を入射させることなく、明時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようにしている。そのため、光電変換素子に対する入射光をシャ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

【0010】

また、本発明は、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、実際に光を入射させることなく、暗時および明時の各出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようにしている。そのため、光電変換素子に対する入射光をシャ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値に設定したときの第1のセンサ信号と、そのトランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときの第2のセンサ信号とを用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

【0011】

【実施例】

本発明に係るイメージセンサは、基本的に、前述した図1に示す光センサ回路を画素単位に用いている。

【0012】

その光センサ回路としては、入射光 L_s の光量に応じたセンサ電流を生ずる光電変換素子としてのフォトダイオードPDと、そのフォトダイオードPDに流れるセンサ電流を、サブスレッショルド領域の特性を利用した弱反転状態で対数特

性をもって電圧信号 V_{pd} に変換するトランジスタ Q_1 と、その変換された電圧信号 V_{pd} を増幅するトランジスタ Q_2 と、読出し信号 V_s のパルスタイミングでもってセンサ信号 V_o を出力するトランジスタ Q_3 とによって構成されている。

【0013】

その場合、トランジスタ Q_1 のゲート電圧 V_G の値が、そのドレイン電圧 V_D 以下となるように設定される。

【0014】

その光センサ回路では、フォトダイオード PD に十分な光量をもって入射光 L_s が当たっているときには、トランジスタ Q_1 には十分なセンサ電流が流れることになり、そのトランジスタ Q_1 の抵抗値もさほど大きくないことから、イメージセンサとして残像を生ずることがないような十分な応答速度をもって光信号の検出を行わせることができる。

【0015】

しかし、フォトダイオード PD の入射光 L_s の光量が少なくなってトランジスタ Q_1 に流れるセンサ電流が小さくなると、トランジスタ Q_1 はそれに流れる電流が1桁小さくなるとその抵抗値が1桁大きくなるように動作するように設定されていることから、トランジスタ Q_1 の抵抗値が増大し、フォトダイオード PD の寄生容量 C との時定数が大きくなってその寄生容量 C に蓄積された電荷を放電するのに時間がかかるようになる。そのため、入射光 L_s の光量が少なくなるにしたがって、残像が長時間にわたって観測されることになる。

【0016】

したがって、フォトダイオード PD の入射光 L_s の光量が少ないときのセンサ電流に応じた電圧信号 V_{pd} の飽和時間が長くなるため、図5に示すような読出し信号 V_s のパルスタイミングでセンサ信号 V_o の読み出しを行うと、当初ほど大きなレベルの出力が残像となってあらわれる。なお、図5中、 V_{pd}' は増幅用のトランジスタ Q_2 によって反転増幅された電圧信号を示している。

【0017】

このような光センサ回路にあって、センサ信号 V_o の読出しに先がけて、トラ

ンジスタQ1のドレイン電圧VDを所定時間だけ定常値よりも低く設定して、フォトダイオードPDの寄生容量Cに蓄積された電荷を放電させて初期化することにより、センサ電流に急激な変化が生じても即座にそのときの入射光量に応じた電圧信号が得られるようにして、入射光Lsの光量が少ない場合でも残像を生ずることがないようにしている。

【0018】

図2は、そのときの光センサ回路における各部信号のタイムチャートを示している。ここで、 t_1 は初期化のタイミングを、 t_2 は光信号検出のタイミングを示している。トランジスタQ1のドレイン電圧VDを定常値（ハイレベルH）から低い電圧（ローレベルL）に切り換える所定時間 t_m としては、例えば1画素分の読出し速度が100ns程度の場合に5 μ s程度に設定される。図中、TはフォトダイオードPDの寄生容量Cの蓄積期間を示しており、その蓄積期間TはNTSC信号の場合1/30sec（または1/60sec）程度となる。

【0019】

このようなものにあって、初期化時にトランジスタQ1のドレイン電圧VDがローレベルLに切り換えられると、そのときのゲート電圧VGとドレイン電圧VDとの間の電位差がトランジスタQ1のしきい値よりも大きければトランジスタQ1が低抵抗状態になる。それにより、そのときのソース側の電位がドレイン電圧VDと同じになり（n-MOSトランジスタではソース電圧＝ドレイン電圧となる）、フォトダイオードPDの接合容量Cが放電状態になる。

【0020】

そして、 t_m 時間の経過後にそのドレイン電圧VDが定常のハイレベルHに切り換えられて光信号の検出が行われると、ソース側の電位がドレイン電圧VDよりも低くなって、そのときのゲート電圧VGとドレイン電圧VDとの間の電位差がしきい値よりも大きければMOSトランジスタQ1が低抵抗状態になり、フォトダイオードPDの接合容量Cに充電が開始される。

【0021】

このように光信号の検出に先がけてフォトダイオードPDの接合容量Cを放電

させて初期化したのちにその寄生容量Cを充電させるようにすると、その初期化のタイミングから一定時間経過した時点での出力電圧（フォトダイオードPDの端子電圧） V_{pd} は入射光 L_s の光量に応じた値となる。すなわち、初期化後には入射光 L_s の光量の変化に追従した一定の時定数による放電特性が得られるようになる。

【0022】

その際、長時間放置すればドレイン電圧VDからトランジスタQ1を通して供給される電流とフォトダイオードPDを流れる電流とは同じになるが、前に残った電荷がなければ常に同じ放電特性が得られるので残像が生ずることがなくなる。

【0023】

したがって、初期化してから一定の時間を定めて光信号を検出するようにすれば、入射光 L_s の光量に応じた残像のないセンサ信号 V_o を得ることができるようになる。

【0024】

図6は、このような光センサ回路を画素単位として、画素をマトリクス状に複数配設して、各画素のセンサ信号の時系列的な読出し走査を行わせるようにしたイメージセンサの一構成例を示している。

【0025】

そのイメージセンサは、その基本的な構成が、例えば、D11～D44からなる4×4の画素をマトリクス状に配設して、各1ライン分の画素列を画素列選択回路1から順次出力される選択信号LS1～LS4によって選択し、その選択された画素列における各画素を、画素選択回路2から順次出力される選択信号DS1～DS4によってスイッチ群3における各対応するスイッチSW1～SW4が逐次オン状態にされることによって各画素のセンサ信号 V_o が時系列的に読み出されるようになっている。図中、4は各画素における前記トランジスタQ1のゲート電圧VG用電源であり、6はドレイン電圧VD用電源である。

【0026】

そして、このようなイメージセンサにあって、各1ライン分の画素列の選択に

際して、その選択された画素列における各画素の前記トランジスタQ1のドレイン電圧VDを所定のタイミングをもって定常時のハイレベルHおよび初期化時のローレベルLに切り換える電圧切換回路5が設けられている。

【0027】

このように構成された本発明によるイメージセンサの動作について、図7に示す各部信号のタイムチャートとともに、以下説明をする。

【0028】

まず、画素列選択信号LS1がハイレベルHになると、それに対応するD11, D12, D13, D14からなる第1の画素列が選択される。そして、LS1がハイレベルHになっている一定期間T1のあいだ画素選択信号DS1～DS4が順次ハイレベルHになって、各画素D11, D12, D13, D14のセンサ信号Voが順次読み出される。

【0029】

次いで、画素列選択信号LS1がローレベルLになった時点で次のLS2がハイレベルHになると、それに対応するD21, D22, D23, D24からなる第2の画素列が選択される。そして、LS2がハイレベルHになっている一定期間T1のあいだ画素選択信号DS1～DS4が順次ハイレベルHになって、各画素D21, D22, D23, D24のセンサ信号Voが順次読み出される。

【0030】

以下同様に、画素列選択信号LS3およびLS4が連続的にハイレベルHになって各対応する第3および第4の画素列が順次選択され、LS3およびLS4がそれぞれハイレベルHになっている一定期間T1のあいだ画素選択信号DS1～DS4が順次ハイレベルHになって、各画素D31, D32, D33, D34およびD41, D42, D43, D44のセンサ信号Voが順次読み出される。

【0031】

また、画素列選択信号LS1がT1期間後にローレベルLに立ち下がった時点で、そのとき選択されている第1の画素列における各画素D11, D12, D13, D14のドレイン電圧VD1をそれまでのハイレベルHからローレベルLに所定時間T2のあいだ切り換えることによって各画素の初期化が行われ、1サイ

クル期間 T3 の経過後に行われる次サイクルにおけるセンサ信号の読出しにそなえる。

【0032】

次いで、画素列選択信号 LS2 が T1 期間後にローレベル L に立ち下がった時点で、そのとき選択されている第 2 の画素列における各画素 D21, D22, D23, D24 のドレイン電圧 VD1 をそれまでのハイレベル H からローレベル L に所定時間 T2 のあいだ切り換えることによって各画素の初期化が行われ、1 サイクル期間 T3 の経過後に行われる次サイクルにおけるセンサ信号の読出しにそなえる。

【0033】

以下同様に、画素列選択信号 LS3 および LS4 がそれぞれ T1 期間後にローレベル L に立ち下がった時点で、そのとき選択されている第 3 および第 4 の画素列にそれぞれ対応するドレイン電圧 VD3 をローレベル L に切り換えて各画素の初期化が行われ、1 サイクル期間 T3 の経過後に行われる次サイクルにおけるセンサ信号の読出しにそなえる。

【0034】

なお、ここでは画素列選択信号 LSX (X = 1 ~ 4) が T1 期間後にローレベル L に立ち下がった時点でドレイン電圧 VDX をローレベル L に切り換えて初期化を行わせるようにしているが、その初期化のタイミングは画素列選択信号 LSX がローレベル L 状態にある画素列選択の休止期間 T4 中であればよい。

【0035】

以上のような各部信号の発生のタイミングは、図示しない ECU の制御下で画素列選択回路 1、画素選択回路 2 および電圧切換回路 5 の駆動を行わせることによって決定されるようになっている。

【0036】

このように、各画素のセンサ信号の読出し走査に応じた適切なタイミングをもって各画素の初期化を行わせることによって、イメージセンサ全体としての蓄積時間の過不足を低減できるようになる。

【0037】

そして、残像がなく、ダイナミックレンジの広い対数出力特性をもったイメージセンサが実現できるようになる。

【0038】

本発明では、以上のように構成されたイメージセンサにあって、光センサ回路の構成上からくる出力特性のバラツキに起因する各画素におけるセンサ信号 V_o の出力レベルの不揃いを是正するべく、入射光 L_s をシャ断した状態で、対数特性変換用のトランジスタ Q_1 のゲート電圧 V_G およびドレイン電圧 V_D を撮影時の定常値よりも低い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

【0039】

その際、トランジスタ Q_1 のゲート電圧 V_G およびドレイン電圧 V_D を撮影時の定常値 V_{Ga} , V_{Da} よりも低い値 V_{Gb} , V_{Db} に切り換えたときのセンサ出力 B を撮影時における明時のセンサ信号に対応させて、各画素における明時の出力レベルが揃うようにゲイン補正を行わせるようにする。

【0040】

しかして、このような手段を設けることによって、実際にイメージセンサに光を入射させることなく、明時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようになる。

【0041】

また、本発明は、以上のように構成されたイメージセンサにあって、光センサ回路の構成上からくる出力特性のバラツキに起因する各画素におけるセンサ信号 V_o の出力レベルの不揃いを是正するべく、入射光 L_s をシャ断した状態で、トランジスタ Q_1 のゲート電圧 V_G およびドレイン電圧 V_D を撮影時の定常値 V_{Ga} , V_{Da} に設定したときに得られるセンサ出力 A と、そのトランジスタ Q_1 のゲート電圧 V_G およびドレイン電圧 V_D を撮影時の定常値よりも低い値 V_{Gb} , V_{Db} に切り換えたときに得られるセンサ出力 B とを用いて、各画素の出力のバラツキを補正する手段を設けるようにしている。

【0042】

その際、センサ出力 A を撮影時における暗時のセンサ信号に対応させて各画素

における暗時の出力レベルが揃うようにオフセット補正を行わせるるとともに、センサ出力 B を撮影時における明時のセンサ信号に対応させて各画素における明時の出力レベルが揃うようにゲイン補正を行わせるようにする。

【0043】

しかして、このような手段を設けることによって、実際にイメージセンサに光を入射させることなく、暗時および明時の各出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようになる。

【0044】

この場合、 $V G a \leq V D a$ のときセンサ出力 A となり、 $V G b \leq V D b$ のときセンサ出力 B となる。また、トランジスタ Q 1 のゲート電圧 V G およびドレイン電圧 V D を撮影時の定常値よりも低い値に切り換える範囲が、零から定常値よりもそのトランジスタ Q 1 のスレッシュホールド電圧 $V t h$ 分低い値までに設定される。すなわち、 $V G b \rightarrow 0 \sim (V G a - V t h)$ 、 $V D b \rightarrow 0 \sim (V D a - V t h)$ の関係となる。

【0045】

V G a、V G b の切り換えは、図 6 に示すイメージセンサの構成にあつて、V G 用電源 4 の電源電圧の切り換えを行わせることができるように設けられた電圧切換回路 7 において、E C U の制御下において行われることになる。また、V D a、V D b の切り換えは、V D 用電源 6 の電源電圧の切り換えを行わせることができるように設けられた電圧切換回路 5 において、E C U の制御下において行われることになる。

【0046】

このように、本発明によれば、実際にイメージセンサに光を入射させることなく各画素の出力特性のバラツキを補正するようにしているので、イメージセンサに対して光をシャ断したり入射したりしながら各画素の暗時および明時の各センサ信号を得て各画素の出力特性のバラツキを補正する場合に、各画素に均一な光を頻繁に切り換えながら入射させることができないという光源による照度ムラの問題を全く生ずることなく、各画素の出力特性のバラツキを精度良く補正することができるようになる。

【0047】

また、本発明によれば、多数のイメージセンサの出力補正を同時に行わせる場合に、光源を多数用意して設備の増大を招くようなことがなくなる。

【0048】

図8は、イメージセンサにおける各画素の出力特性のバラツキを補正するための具体的な構成を示している。

【0049】

それは、イメージセンサ8および各画素のセンサ信号を時系列的に読み出すための駆動制御を行うECU9と、イメージセンサ8から時系列的に出力する各画素のセンサ信号 V_o をデジタル信号に変換するAD変換器10と、予め各画素の特性に応じたオフセット補正值 $OF S$ およびゲイン補正のための乗数 $ML T$ が設定されており、ECU9から与えられるセンサ信号読出し時における画素のアドレス (X, Y) の信号 $ADDRESS$ に応じて所定のオフセット補正值 $OF S$ および乗数 $ML T$ を読み出すメモリ11と、そのメモリ11から読み出されたオフセット補正值 $OF S$ および乗数 $ML T$ にもとづいてデジタル信号に変換されたセンサ信号 DS のオフセット補正およびゲイン補正の各演算処理を行う出力補正回路12とによって構成されている。

【0050】

イメージセンサ8から時系列的に出力する各画素のセンサ信号 V_o としては、前述したように、イメージセンサ8への入射光をシャ断した状態での $V G a$ 、 $V D a$ のときの各画素のセンサ出力 A および $V G b$ 、 $V D b$ のときのセンサ出力 B が採用される。

【0051】

図10は、3つの画素の構成上からくる各センサ信号 A 、 B 、 C の出力特性のバラツキ状態の一例を示している。ここで、画素出力のしきい値 H に応じたセンサ電流の値 I_m は各画素のセンサ信号 A 、 B 、 C が非対数応答領域 WA から対数応答領域 WB に切り換わる点を示している。また、 I_o は暗時のセンサ電流を示している。

【0052】

ここでは、このような非対数応答領域WAにおける各画素のセンサ信号の出力特性の形状がほぼ同一で、対数応答領域WBにおける各画素のセンサ信号の出力特性の傾きがそれぞれ異なるときのイメージセンサの出力補正を行わせる場合を示している。各画素のパラメータとして、それぞれの各センサ信号が非対数応答領域WAから対数応答領域WBに切り換わる点の情報と、暗時の画素出力とを用いている。

【0053】

図9は、出力補正回路12における処理のフローを示している。

【0054】

メモリ11には、センサ電流が I_m の値のときに画素出力がHとなるようなオフセット補正值OFSが設定されている。そして、オフセット補正部121において、そのオフセット補正值OFSを用いた加減算処理をなすことによって各画素のデジタル信号に変換されたセンサ信号DSのオフセット補正を行わせると、図11に示すように、各画素のセンサ信号A、B、Cにおける非対数応答領域WAの特性が一致するようになる。

【0055】

次に、そのオフセット補正されたセンサ信号DS1にもとづき、ゲイン補正部122において、しきい値H以上の対数応答領域WBに対してゲイン補正のための乗算処理を行う。

【0056】

具体的には、オフセット補正されたセンサ信号DS1がしきい値H以上であるか否かを判断して、しきい値H以上であれば、すなわちセンサ信号DS1が対数応答領域WBにあれば、メモリ10から読み出されたゲイン補正のための所定の乗数MLTを用いて、

$$\text{出力} \leftarrow H + (\text{センサ信号DS1} - H) \times \text{乗数}$$

なる演算を行って、その演算結果を出力補正されたセンサ信号DS2として出力する。

【0057】

このような各画素のセンサ信号A、B、Cのゲイン補正が行われた結果、図1

2に示すように、対数応答領域WBの特性が一致するようになる。

【0058】

また、その際、オフセット補正されたセンサ信号DS1がしきい値Hよりも小さければ、すなわちセンサ信号DS1が非対数応答領域WAにあれば、そのままオフセット補正されたセンサ信号DS1を出力補正されたセンサ信号DS2として出力する。

【0059】

図14は、3つの画素の構成上からくる各センサ信号A、B、Cの出力特性のバラツキ状態の他の例を示している。

【0060】

ここでは、このような対数応答領域WBにおける各センサ信号の出力特性の傾きがほぼ同一で、非対数応答領域WAにおける各センサ信号の出力特性の形状がそれぞれ異なるときにイメージセンサの出力補正を行わせる場合を示している。

【0061】

図13は、出力補正回路12における処理のフローを示している。

【0062】

メモリ11には、センサ電流がImの値のときに画素出力がHとなるようなオフセット補正值OFSが設定されている。そして、オフセット補正部121において、そのオフセット補正值OFSを用いた加減算処理をなすことによって各画素のデジタル信号に変換されたセンサ信号DSのオフセット補正を行わせると、図15に示すように、各画素のセンサ信号A、B、Cにおける対数応答領域WBの特性が一致するようになる。

【0063】

次に、そのオフセット補正されたセンサ信号DS1にもとづき、ゲイン補正部112において、しきい値H以下の非対数応答領域WAに対してゲイン補正のための乗算処理を行う。

【0064】

具体的には、オフセット補正されたセンサ信号DS1がしきい値H以下であるか否かを判断して、しきい値H以下であれば、すなわちセンサ信号DS1が非対

数応答領域WAにあれば、メモリ10から読み出されたゲイン補正のための所定の乗数MLTを用いて、

$$\text{出力} \leftarrow H - (H - \text{センサ信号DS1}) \times \text{乗数}$$

なる演算を行って、その演算結果を出力補正されたセンサ信号DS2として出力する。

【0065】

このような各画素のセンサ信号A, B, Cのゲイン補正が行われた結果、図16に示すように、非対数応答領域WAの特性が一致するようになる。

【0066】

また、その際、オフセット補正されたセンサ信号DS1がしきい値Hよりも大きければ、すなわちセンサ信号DS1が対数応答領域WBにあれば、そのままオフセット補正されたセンサ信号DS1を出力補正されたセンサ信号DS2として出力する。

【0067】

図18は、イメージセンサ8における各画素の構成上からくるセンサ信号A, B, Cの出力特性のバラツキ状態のさらに他の例を示している。

【0068】

ここでは、対数応答領域WBにおける各センサ信号A, B, Cの出力特性の傾きがそれぞれ異なるとともに、非対数応答領域WAにおける各センサ信号A, B, Cの出力特性の形状がそれぞれ異なる場合を示している。

【0069】

このような場合には、図17の出力補正回路12における処理のフローに示すように、前述した図9および図13に示す各処理を組み合わせて行わせることによって、各センサ信号A, B, Cのオフセット補正およびゲイン補正が逐次なされて最終的に非対数応答領域WAおよび対数応答領域WBAの特性が一致したセンサ信号DS2'が得られるようになる。

【0070】

【発明の効果】

以上、本発明によるイメージセンサの出力補正装置にあっては、撮影時の入射

光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、光電変換素子に対する入射光をしゃ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキを補正する手段を設けるようにしているので、実際に光を入射させることなく、明時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるという利点を有している。

【0 0 7 1】

また、本発明によるイメージセンサの出力補正装置にあっては、撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、光電変換素子に対する入射光をしゃ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値に設定したときの第1のセンサ信号と、そのトランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときの第2のセンサ信号とを用いて、各画素の出力のバラツキを補正する手段を設けるようにしているので、実際に光を入射させることなく、暗時および明時の各出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるという利点を有している。

【図面の簡単な説明】

【図 1】

本発明によるイメージセンサに用いられる1画素分の光センサ回路を示す電気回路図である。

【図 2】

その光センサ回路における各部信号のタイムチャートである。

【図 3】

その光センサ回路のフォトダイオードに流れるセンサ電流に対するセンサ信号の出力特性を示す図である。

【図 4】

その光センサ回路を画素に用いたイメージセンサにおける各画素の出力特性のバラツキ状態の一例を示す図である。

【図 5】

初期化を行わない場合の光センサ回路における入射光量が少ないときに所定のタイミングで読み出されるセンサ信号の出力特性を示す図である。

【図 6】

本発明に係るイメージセンサの構成例を示すブロック図である。

【図 7】

そのイメージセンサにおける各部信号のタイムチャートである。

【図 8】

本発明によるイメージセンサの出力補正装置の一構成例を示すブロック図である。

【図 9】

本発明によるイメージセンサの出力補正装置による出力補正回路における処理のフローの一例を示す図である。

【図 10】

イメージセンサにおける各画素の構成上からくるセンサ信号の出力特性のバラツキ状態の一例を示す特性図である。

【図 11】

図 10 に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正した結果を示す特性図である。

【図 12】

図 10 に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正およびゲイン補正した結果を示す特性図である。

【図 13】

本発明によるイメージセンサの出力補正装置による出力補正回路における処理

のフローの他の例を示す図である。

【図 14】

イメージセンサにおける各画素の構成上からくるセンサ信号の出力特性のバラツキ状態の他の例を示す特性図である。

【図 15】

図 14 に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正した結果を示す特性図である。

【図 16】

図 14 に示す出力特性のバラツキをもった各画素のセンサ信号をオフセット補正およびゲイン補正した結果を示す特性図である。

【図 17】

本発明によるイメージセンサの出力補正装置による出力補正回路における処理のフローのさらに他の例を示す図である。

【図 18】

イメージセンサにおける各画素の構成上からくるセンサ信号の出力特性のバラツキ状態のさらに他の例を示す特性図である。

【符号の説明】

- 1 画素列選択回路
- 2 画素選択回路
- 4 V G 用電源
- 5 電圧切換回路
- 6 V D 用電源
- 7 電圧切換回路
- 8 イメージセンサ
- 9 E C U
- 10 A D 変換器
- 11 メモリ
- 12 出力補正回路
- 121 オフセット補正部

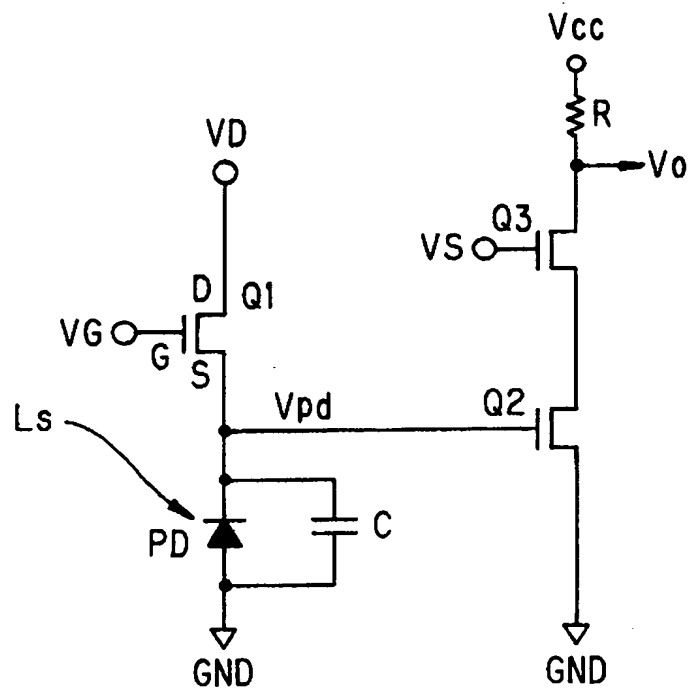
1 2 2 ゲイン補正部

W A 非対数応答領域

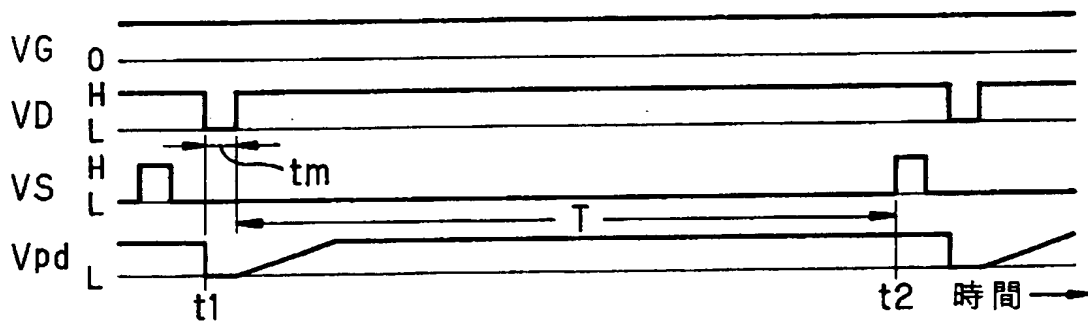
W B 対数応答領域

【書類名】 図面

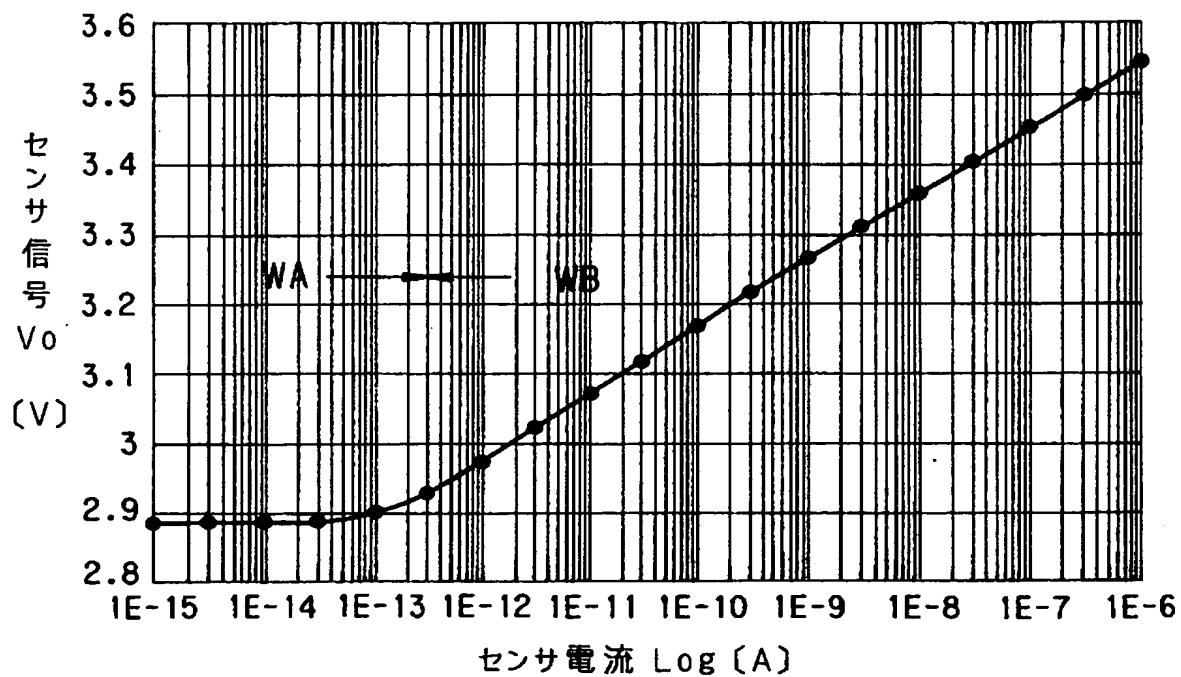
【図 1】



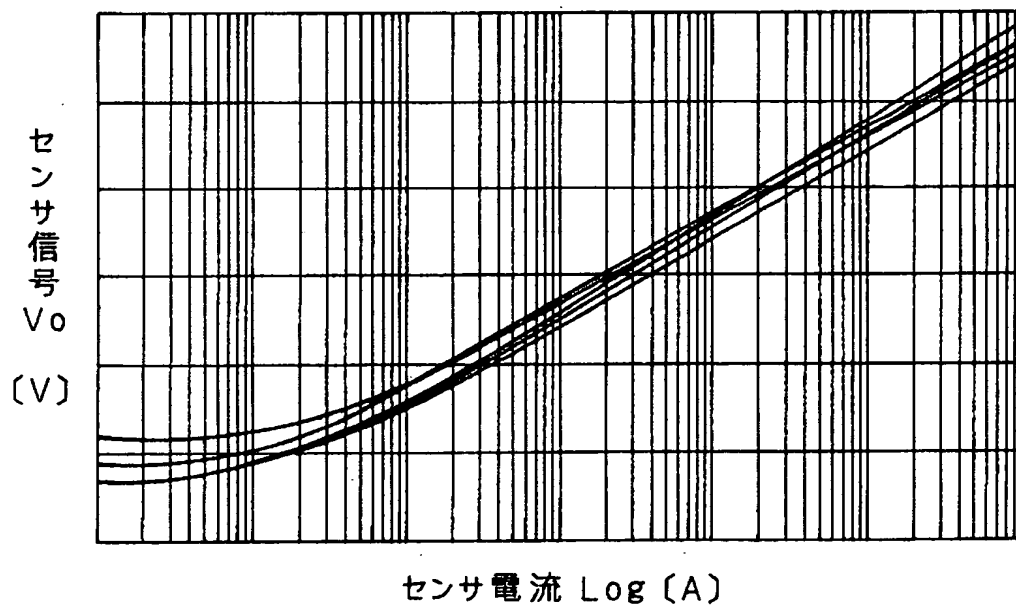
【図 2】



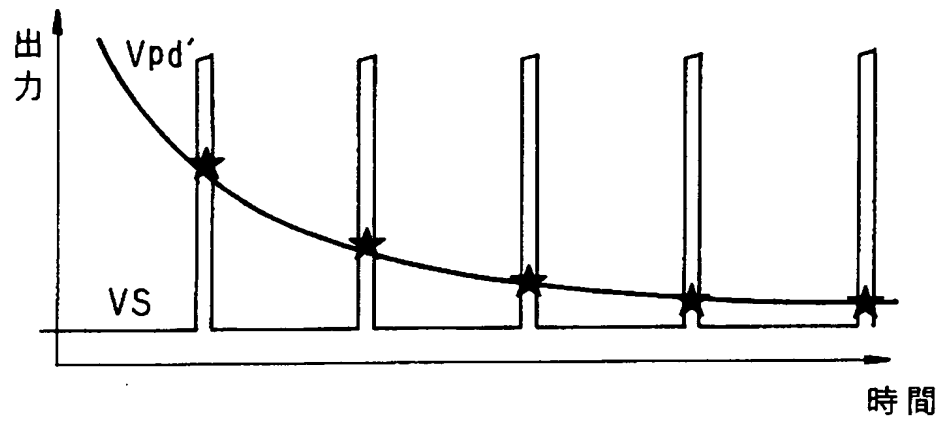
【図 3】



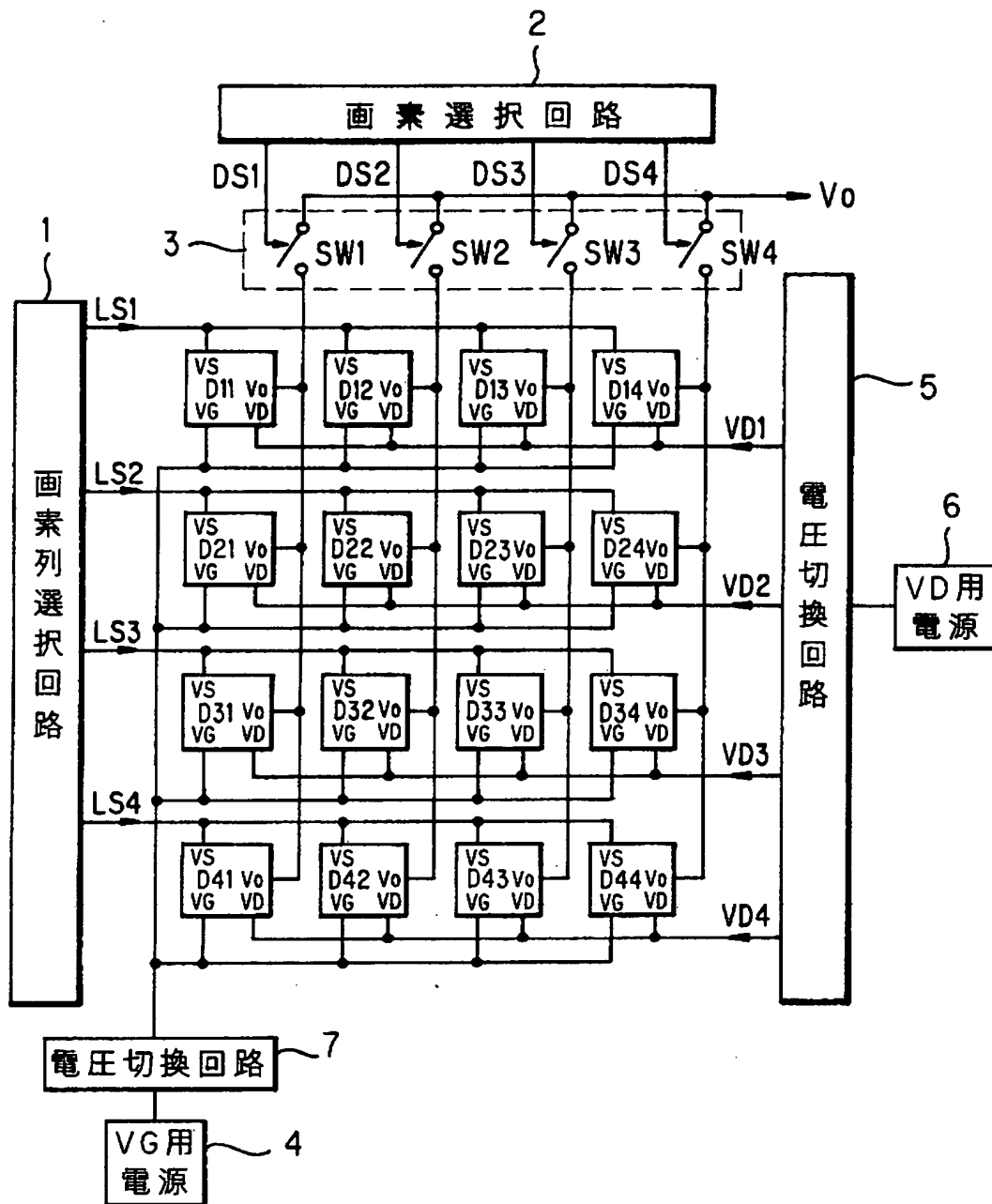
【図 4】



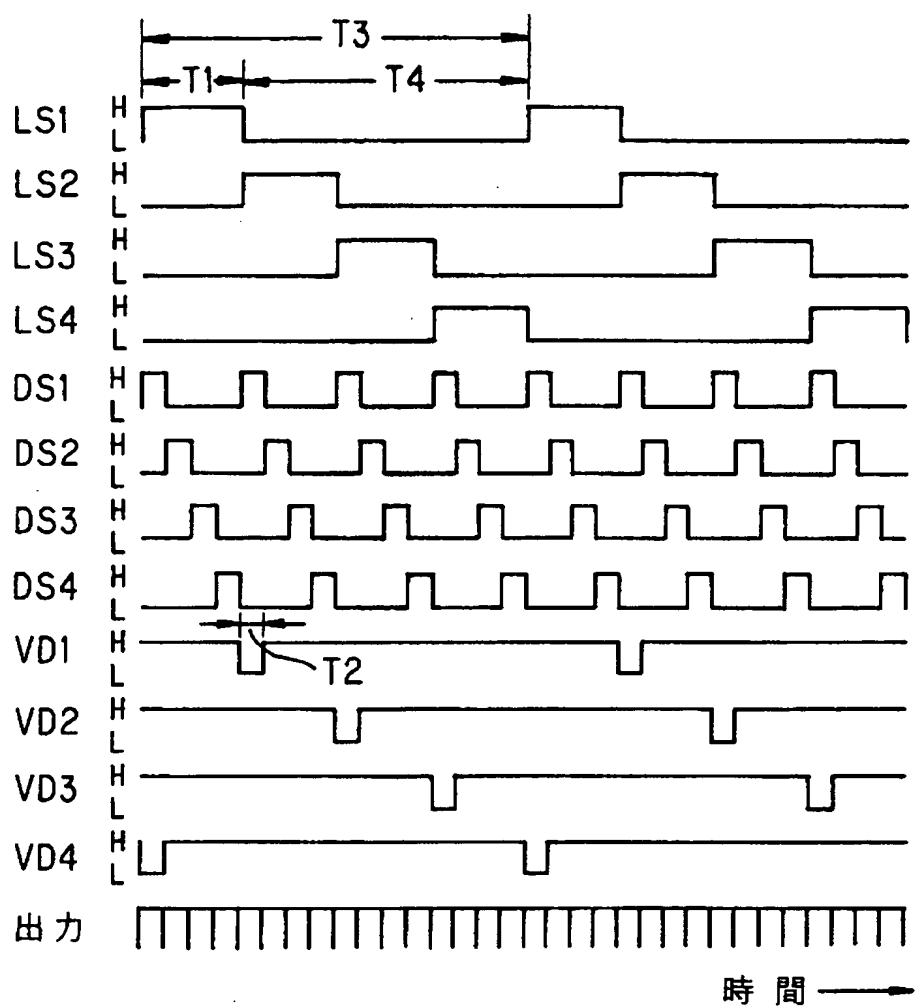
【図 5】



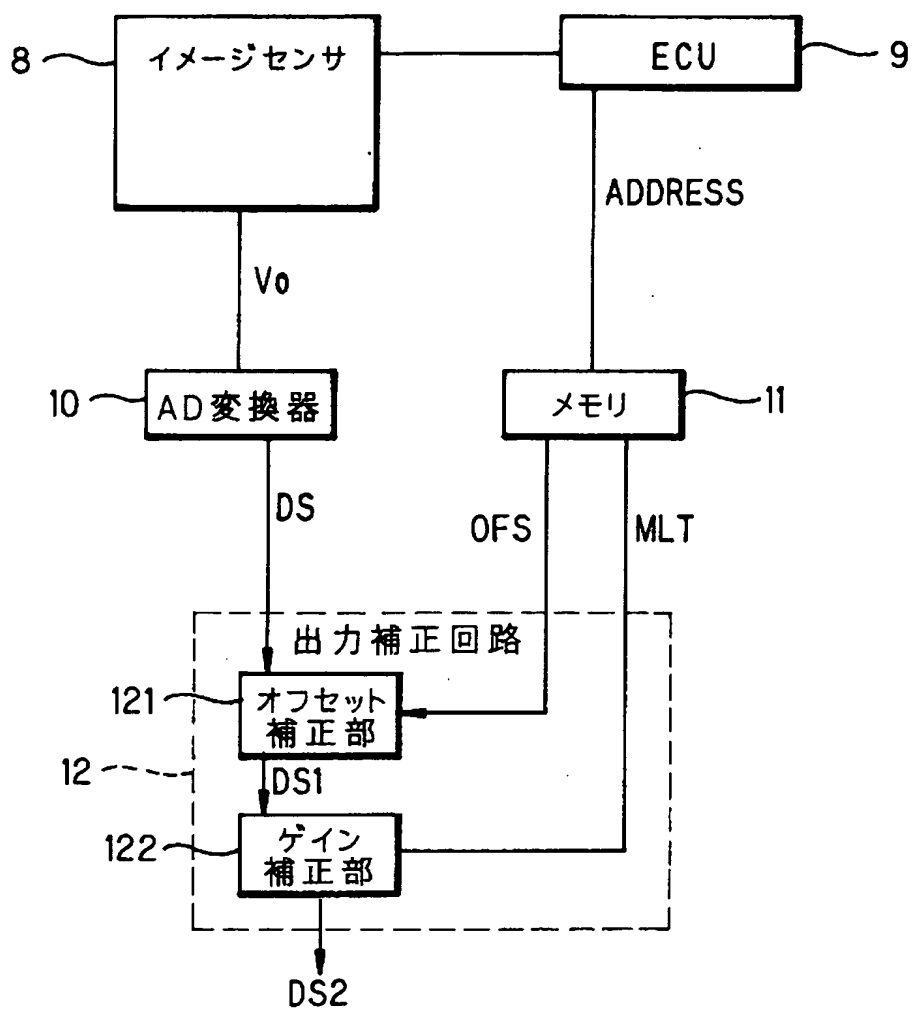
【図 6】



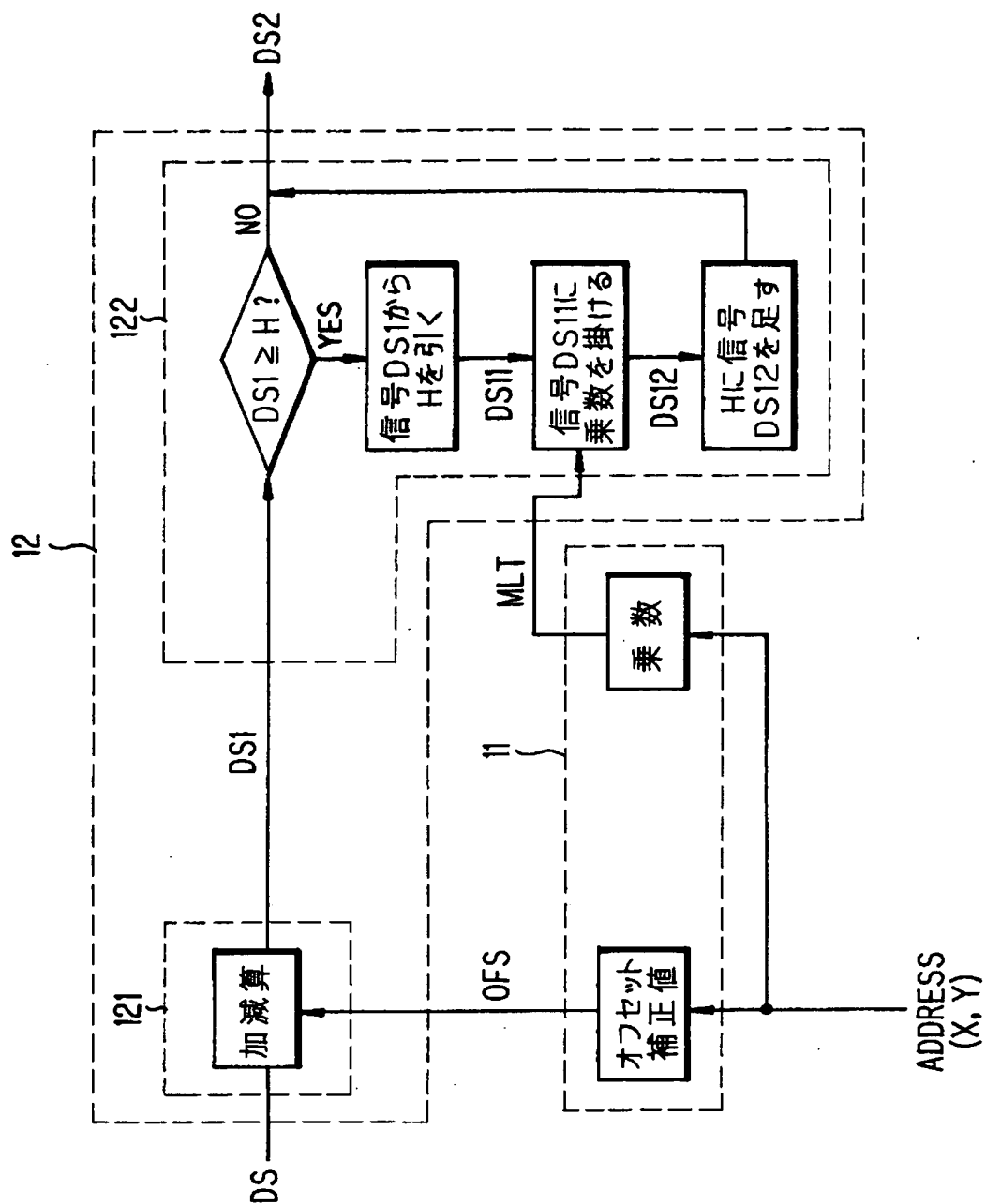
【図 7】



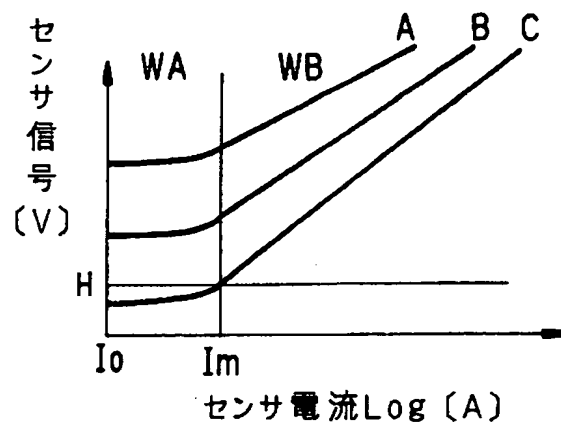
【図 8】



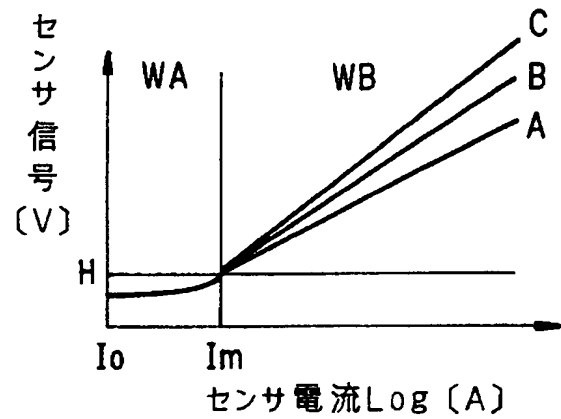
【図9】



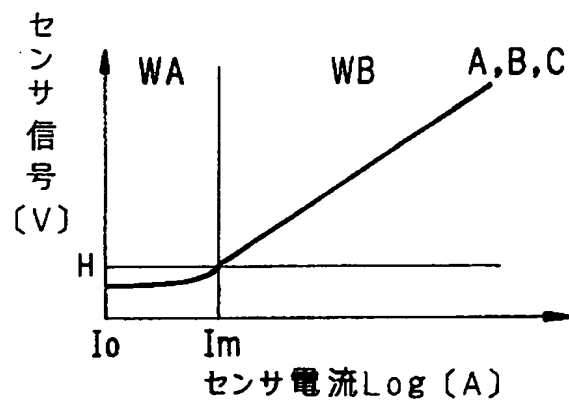
【図10】



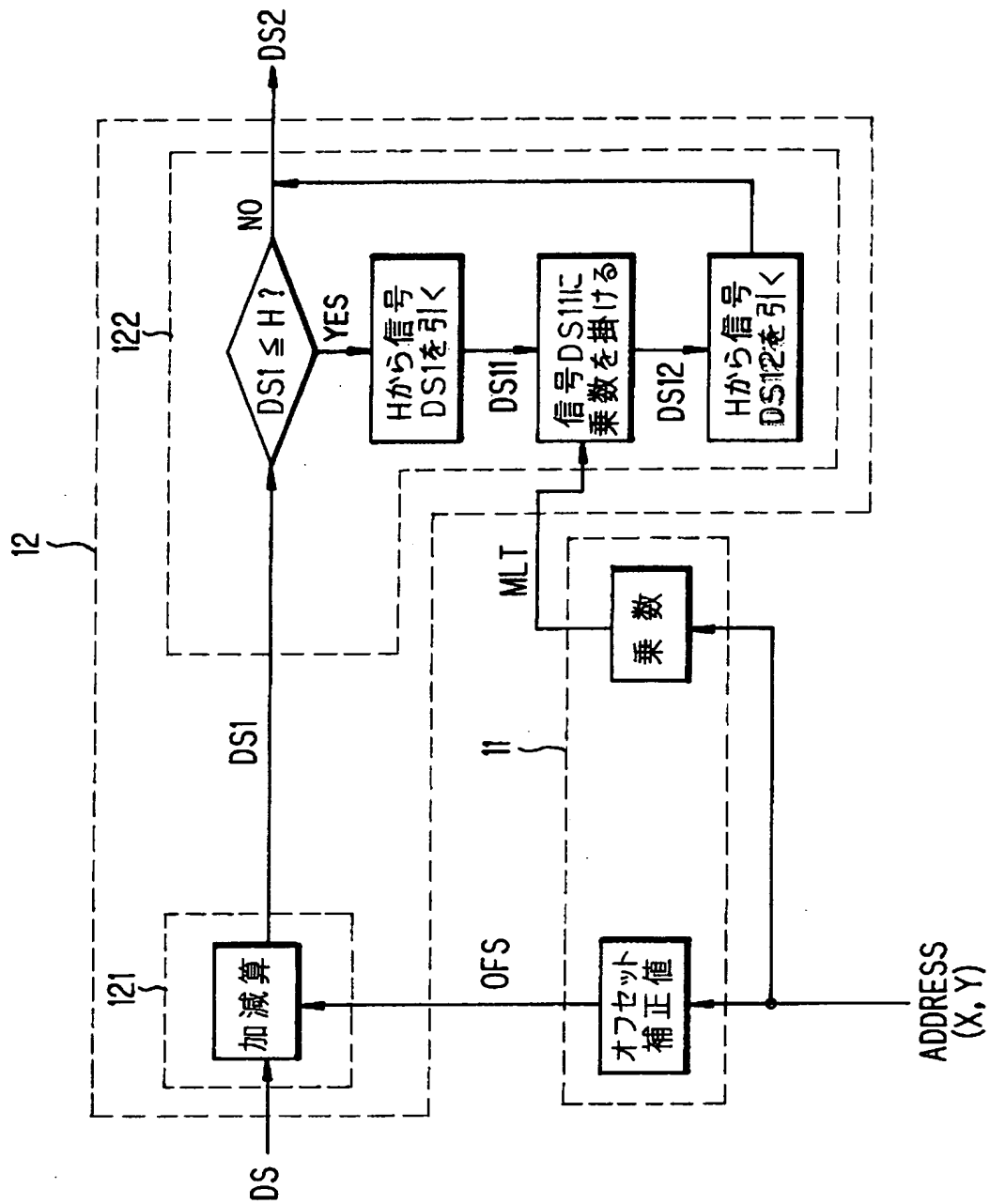
【図11】



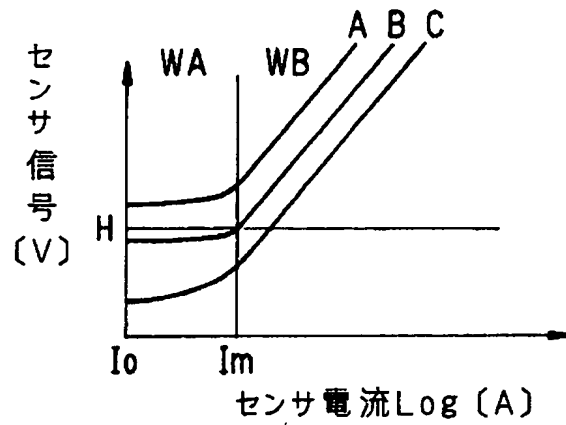
【図12】



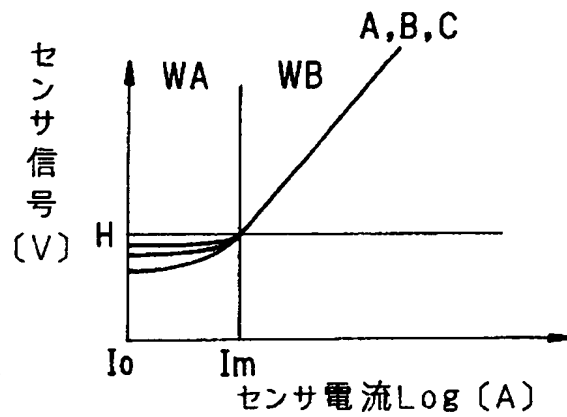
【図13】



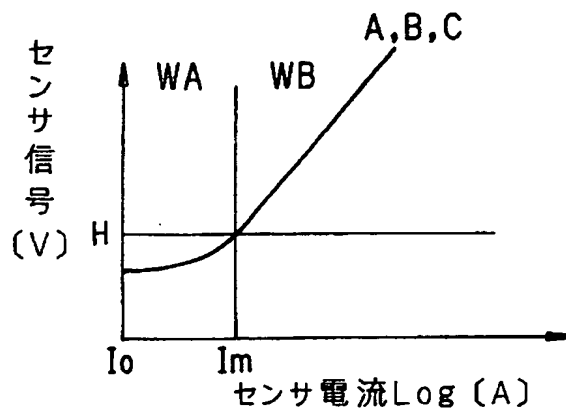
【図 14】



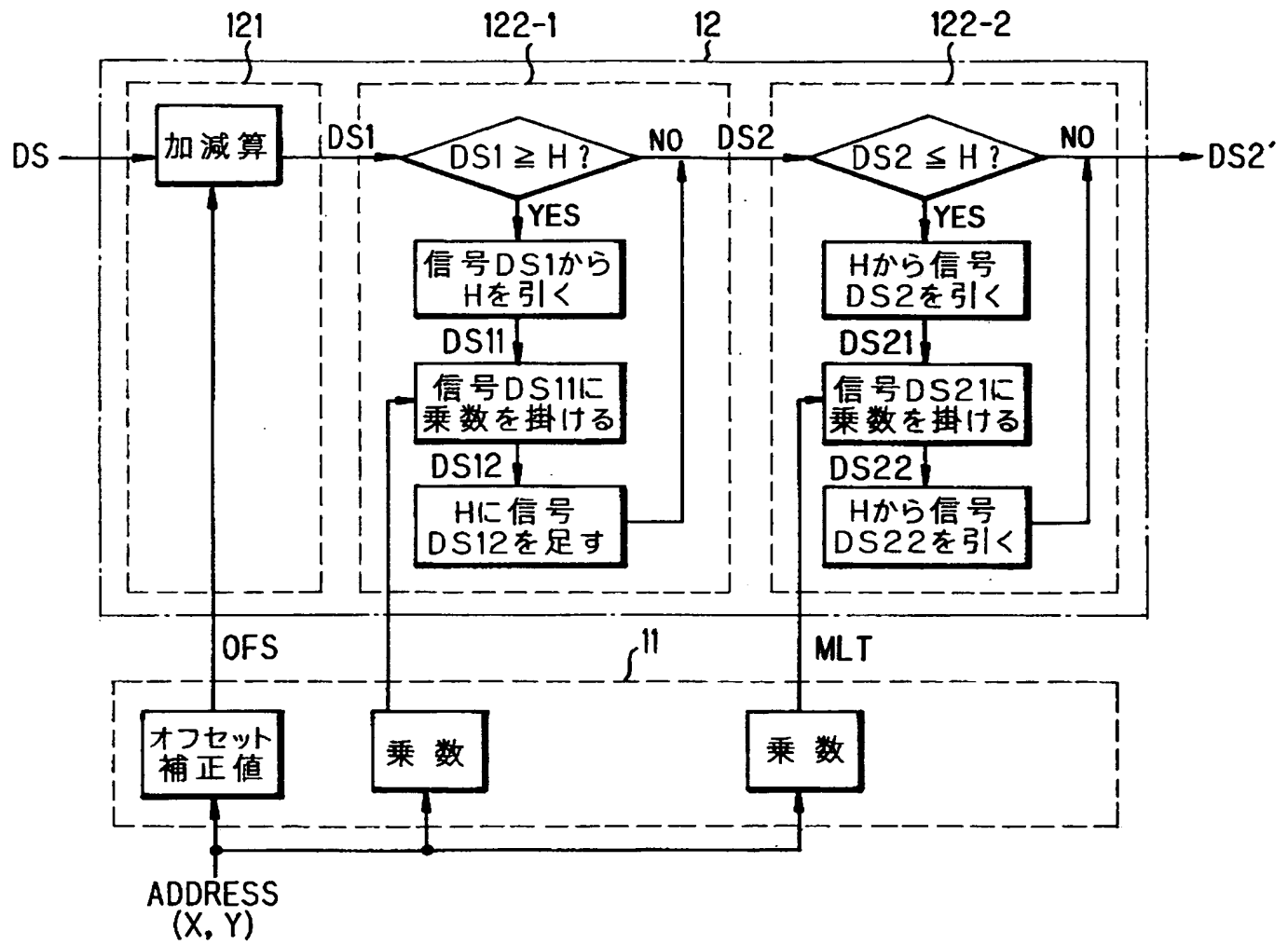
【図 15】



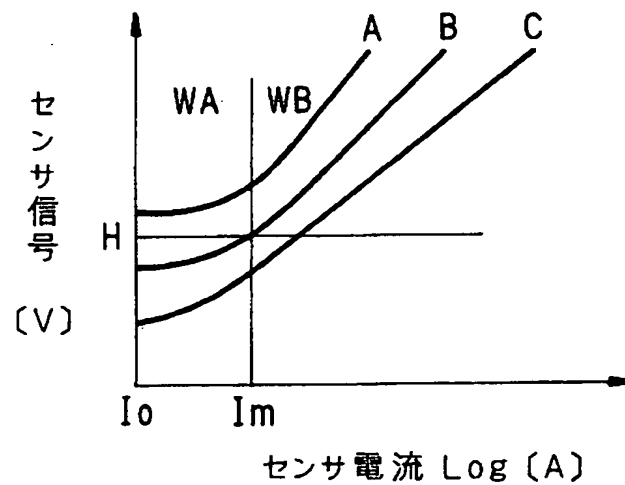
【図 16】



【図 17】



【図 18】



【書類名】 要約書

【要約】

【目的】 実際にイメージセンサに光を入射させることなく、明時の出力状態を疑似的に作り出して各画素の出力特性のバラツキを補正することができるようにする。

【構成】 撮影時の入射光量に応じて光電変換素子に流れるセンサ電流をトランジスタのサブスレッショルド領域の特性を利用した弱反転状態で対数特性をもって電圧信号に変換して、その変換された電圧信号に応じたセンサ信号を出力するようにした光センサ回路を画素単位に用いたイメージセンサにあって、光電変換素子に対する入射光をシャ断した状態で、前記トランジスタのゲート電圧およびドレイン電圧を撮影時の定常値よりも低い値に切り換えたときのセンサ出力を用いて、各画素の出力のバラツキを補正する手段を設ける。

【選択図】 図 6

特願 2 0 0 1 - 1 7 0 2 6 3

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 3 2 6]

1. 変更年月日	1 9 9 0 年 9 月 6 日
[変更理由]	新規登録
住 所	東京都港区南青山二丁目 1 番 1 号
氏 名	本田技研工業株式会社